



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Norimitsu SAKO et al.

Application No.: 10/808,369

Filed: March 25, 2004

Docket No.: 119266

For: A MULTILINE ADDRESSING DRIVE METHOD AND APPARATUS FOR PASSIVE
MATRIX LIQUID CRYSTAL, AND A LIQUID CRYSTAL PANEL

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

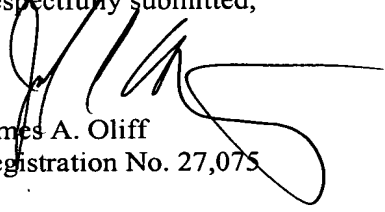
Japanese Patent Application No. 2003-090043 filed March 28, 2003

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,


James A. Oliff
Registration No. 27,075

Joel S. Armstrong
Registration No. 36,430

JAO:JSA/tmw

Date: April 7, 2004

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

<p>DEPOSIT ACCOUNT USE AUTHORIZATION Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月28日
Date of Application:

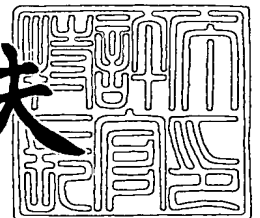
出願番号 特願2003-090043
Application Number:
[ST. 10/C]: [JP 2003-090043]

出願人 川崎マイクロエレクトロニクス株式会社
Applicant(s):

2004年 3月 2日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3015928

【書類名】 特許願

【整理番号】 02J01150

【提出日】 平成15年 3月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/36
G02F 1/133

【発明者】

【住所又は居所】 千葉県千葉市美浜区中瀬一丁目三番地 川崎マイクロエレクトロニクス株式会社 幕張本社内

【氏名】 迫 則光

【発明者】

【住所又は居所】 千葉県千葉市美浜区中瀬一丁目三番地 川崎マイクロエレクトロニクス株式会社 幕張本社内

【氏名】 北山 秀幸

【特許出願人】

【識別番号】 501285133

【氏名又は名称】 川崎マイクロエレクトロニクス株式会社

【代理人】

【識別番号】 100080159

【弁理士】

【氏名又は名称】 渡辺 望稔

【電話番号】 3864-4498

【選任した代理人】

【識別番号】 100090217

【弁理士】

【氏名又は名称】 三和 晴子

【電話番号】 3864-4498

【手数料の表示】**【予納台帳番号】** 006910**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 0113437**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 単純マトリクス液晶のマルチラインアドレッシング駆動方法及び装置

【特許請求の範囲】

【請求項 1】

直交関数を用いて単純マトリクス液晶の 1 ブロックをなす複数行を同時に駆動する単純マトリクス液晶のマルチラインアドレッシング駆動方法であって、

同時選択される行電極の 1 つの行電極の選択期間を複数に分割した分割選択期間のそれぞれに、前記同時選択される行電極の選択パターンに用いられる 1 つの直交関数の行ベクトルをローテーションして得られる複数の選択等価直交関数の循環した列ベクトルを割り当て、

前記 1 つのブロックについては、前記選択等価直交関数の総ての列ベクトルを時系列で一巡させることを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動方法。

【請求項 2】

直交関数を用いて単純マトリクス液晶の 1 ブロックをなす複数行を同時に駆動する単純マトリクス液晶のマルチラインアドレッシング駆動方法であって、

前記直交関数の列ベクトルを、同時選択される行電極の 1 つの行電極の選択期間を複数に分割した分割選択期間ごとにスキャンして選択し、

前記列ベクトルを前記分割選択期間に応じてビットローテーションすることを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動方法。

【請求項 3】

前記分割選択期間の数を、前記直交関数の列ベクトルの数より少なくすることを特徴とする請求項 1 または 2 に記載の単純マトリクス液晶のマルチラインアドレッシング駆動方法。

【請求項 4】

前記複数の選択等価直交関数の数を、前記分割選択期間の数と同数以下にすることを特徴とする請求項 1 または 3 に記載の単純マトリクス液晶のマルチラインアドレッシング駆動方法。

【請求項 5】

請求項 1 ～ 4 のいずれかに記載の駆動方法によって液晶を駆動することを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動装置。

【請求項 6】

請求項 1 ～ 4 のいずれかに記載の駆動方法によって駆動されることを特徴とする液晶パネル。

【発明の詳細な説明】**【 0 0 0 1 】****【発明の属する技術分野】**

本発明は、単純マトリクス液晶のマルチラインアドレッシング駆動方法及び装置に関する。

【 0 0 0 2 】**【従来の技術】**

従来から、ワードプロセッサやパーソナルコンピュータの表示装置として、液晶ディスプレイ（LCD）が用いられている。このLCDは、小型化が容易であり、薄く、軽量である等の利点により、例えば携帯電話のディスプレイ等として、近年ますますその使用頻度が増大している。

【 0 0 0 3 】

LCDとして、いわゆるツイステッドネマチックタイプ（TN型）及びスーパーツイステッドネマチックタイプ（STN型）の液晶表示素子を、薄膜フィロムトランジスタを用いずに駆動する単純マトリクスタイプのものがある。このLCDの駆動方式として、従来の線順次走査方式に対して、複数の走査線を同時に選択駆動する複数ライン同時駆動方式であるマルチラインアドレッシング駆動方式（MLA駆動方式）が提案されている。

【 0 0 0 4 】

しかし、MLA駆動方式においては、液晶に印加される実効電圧が同じであっても走査電極線にかかる波形パターンによって横方向の縞模様のムラ（輝度ムラ）が発生する。この横方向の輝度ムラは、行電極（COMMON電極）方向に生じる筋であるため、COM筋と呼ばれることもある。

また、例えば表示パターンが全点灯あるいは全消灯の場合、非選択期間のバイアス電圧は同時選択したラインが総て同一極性の電圧パルスで走査する期間に集中して加わることとなり、このため光学応答に差が生じ、輝度が変化し、ムラに見えるというバイアス集中が発生することがある。

【0005】

従来、このようなバイアス集中やCOM筋等の問題を解消する方法として、液晶を駆動する信号波形をずらす（横ずらし及び縦ずらし）方法が提案されている（例えば、特許文献1参照）。

ここで、上記特許文献1に記載されている横ずらしとは、複数ライン選択法において、画面の上から走査電極を複数本ずつ同時に選択し下に向かって走査し、そのとき複数本同時に選択した時の走査電極に与える走査信号波形の位相を、直前に選択された信号波形の位相からずらす事によって、全ON・OFFを表示した時に非選択期間に液晶にかかるバイアス電圧が、1/2サイクル中の1回フレーム走査期間内に集中しないで分散するようにしてバイアス集中を解消しようというものである。

また、同様に縦ずらしとは、複数本同時に選択した時の走査電極に与える走査信号波形を、直前の1サイクルと次の1サイクルとで用いる、同時に選択した各ラインの波形パターンを入れ換える事により、各ラインの周波数を均一にして、同時に選択した本数の幅で出る横縞模様のムラ（COM筋）を解消しようというものである。

【0006】

図13に、横ずらし駆動波形の一例を示す。図13は、4本同時選択した場合において、走査信号の電圧波形をWalsh関数に基づいて設定し、4本1組で同時選択する毎に1位相ずらす様にしたものである。図13において、 $F_i(t)$ は、走査信号波形を表しており、4本ずつ選択し、マトリクスパネルの上から下へ組順次で走査して行く。まず1回目の走査では、 F_1 、 F_2 、 F_3 、 F_4 をそれぞれ $+V_R$ 、 $+V_R$ 、 $+V_R$ 、 $+V_R$ にセットする。次の F_5 、 F_6 、 F_7 、 F_8 では1位相ずらした $+V_R$ 、 $+V_R$ 、 $-V_R$ 、 $-V_R$ をセットする。同様に、 F_9 以降は順次1位相ずつずらした走査信号を走査電極に印加する。一方、

信号電極には、積和演算によって算出された $G_1(t)$ 、 $G_2(t)$ 、 $G_3(t)$ のデータ信号を印加する。このようにして、1 回目のフレーム走査期間に集中していた信号電極に加わる電圧が 4 回選択される毎に 1 回発生するようにし、1/2 サイクル全体に渡って均等に分散し、表示パターンによるコントラストの差をなくし、輝度ムラを抑制しようというものである。

【0007】

また、図 14 に、縦ずらし駆動波形の一例を示す。図 14 に示すように、まず第 1 サイクルの前半では、 F_1 、 F_2 、 F_3 、 F_4 は、Walsh 関数を使って設定される。第 1 サイクルの後半では、単に極性反転が行われるだけである。次に第 2 サイクルでは配列パターンの縦ずらしが行われる。すなわち、 W_1 、 W_2 、 W_3 、 W_4 の組み合わせパターンが、 W_4 、 W_1 、 W_2 、 W_3 となっている。このように、図 14 に示すように、 F_1 、 F_2 、 F_3 、 F_4 のいずれについても、各サイクルを通して見ると異なった周波数成分が混在するようにし、フレーム応答を均一化して、COM 筋を解消しようというものである。

【0008】

【特許文献 1】

特開平 07-072454 号公報

【0009】

【発明が解決しようとする課題】

しかしながら、前記従来の横ずらし、縦ずらしによるバイアス集中及び COM 筋解消法では、依然として輝度ムラや横方向の筋ムラが見えてしまうという問題があった。

すなわち、1 ブロックを同時選択する毎に列ベクトルを更新しても、周期的にバイアス集中したブロックがあり、そのブロックが 1 走査（フィールド）毎にずれることになる。動作周波数が充分高い場合には、目立たないが、低い場合には、表示サイクル（4 フィールド）の周期で、明るいブロックが流れる（走査する）ように見えてしまうという問題がある。

また、表示サイクル毎に行ベクトルをローテーションしても、1 表示サイクルの間は、COM 筋があり、動作周波数が充分高い場合には、目立たないが、少し

低い場合には、表示サイクル毎に行ベクトルをローテーションするCOM筋が見えてしまうという問題がある。

【0010】

本発明は、前記従来の問題に鑑みてなされたものであり、直交関数を用いて単純マトリクス液晶の複数行（ブロック）を同時駆動するマルチラインアドレッシング（MLA）駆動方式において、MLA駆動方式に特有なCOM筋及びバイアス集中を解消し、表示品質を向上させることのできる単純マトリクス液晶のマルチラインアドレッシング駆動方法及び装置を提供することを課題とする。

【0011】

【課題を解決するための手段】

前記課題を解決するために、本発明の第1の態様は、直交関数を用いて単純マトリクス液晶の1ブロックをなす複数行を同時に駆動する単純マトリクス液晶のマルチラインアドレッシング駆動方法であって、同時選択される行電極の1つの行電極の選択期間を複数に分割した分割選択期間のそれぞれに、前記同時選択される行電極の選択パターンに用いられる1つの直交関数の行ベクトルをローテーションして得られる複数の選択等価直交関数の循環した列ベクトルを割り当て、前記1つのブロックについては、前記選択等価直交関数の総ての列ベクトルを時系列で一巡させることを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動方法を提供する。

【0012】

また同様に、前記課題を解決するために、本発明の第2の態様は、直交関数を用いて単純マトリクス液晶の1ブロックをなす複数行を同時に駆動する単純マトリクス液晶のマルチラインアドレッシング駆動方法であって、前記直交関数の列ベクトルを、同時選択される行電極の1つの行電極の選択期間を複数に分割した分割選択期間ごとにスキャンして選択し、前記列ベクトルを前記分割選択期間に応じてビットローテーションすることを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動方法を提供する。

【0013】

また、前記分割選択期間の数を、前記直交関数の列ベクトルの数より少なくす

ることが好ましい。

【0014】

また、前記複数の選択等価直交関数の数を、前記分割選択期間の数と同数以下にすることが好ましい。

【0015】

また同様に、前記課題を解決するために、本発明の第3の態様は、前記本発明の第1の態様または第2の態様による駆動方法によって液晶を駆動することを特徴とする単純マトリクス液晶のマルチラインアドレッシング駆動装置及び前記本発明の第1の態様または第2の態様による駆動方法によって駆動されることを特徴とする液晶パネルを提供する。

【0016】

【発明の実施の形態】

以下、本発明の単純マトリクス液晶のマルチラインアドレッシング駆動方法及び装置について、添付の図面に示される好適実施形態を基に詳細に説明する。

本発明は、直交関数を用いて単純マトリクス液晶の複数行（ブロック）を同時に駆動するマルチラインアドレッシング（MLA）駆動方式において、1つの行電極の選択期間を複数に分割した分割選択期間に、1つの直交関数の行ベクトルをローテーションして得られる複数の直交関数（選択等価直交関数）の循環した列ベクトルを割り当て、1つのブロックについては、少ない分割選択期間の数で選択等価直交関数の総ての列ベクトルを時系列で一巡させることによって、MLA駆動方式に特有なCOM筋及びバイアス集中を解消し、表示品質を向上させるようにしたものである。

【0017】

図1は、本発明に係る単純マトリクス液晶のマルチラインアドレッシング駆動方法を実行するための液晶駆動装置（LCDドライバ）の一実施形態の回路構成を示すブロック図である。本実施形態に係るLCDドライバは、複数の行電極を同時に選択して駆動するものである。

図1に示すように、本実施形態に係るLCDドライバ10は、LCDパネル（LCD）12の行電極のうち複数行（コモン）を同時に選択し、所定の列電極電

圧でドライブするMLA駆動方式のもので、行電極ドライバ14、列電極ドライバ16及び表示データRAM（表示データメモリ）18を備えている。

【0018】

また、スクランブラ20、EXORゲート22、アダー（加算器）24、ラッチ&デコーダ26を備えている。スクランブラ20は、階調表示のために、階調セレクト（図示省略）から階調データを受け取る。

また、同時選択する行電極の選択パターンを与える直交関数の行ベクトルのローテーションを行うために、直交関数ROM28及びROTレジスタ30が設けられている。直交関数ROM28は、直交関数の列ベクトルの初期値を格納している。ROTレジスタ30は、この列ベクトルの初期値のビットをローテーションしてEXORゲート22及び行電極ドライバ14に送る。このローテーションによって、所望の行電極選択パターンが達成される。

【0019】

また、表示データRAM18には、RAMデコーダ32が設けられており、これら各構成要素を制御するためのコントローラ34が設置されている。

なお、図1では、RGBの各色を時分割で処理する例のため、スクランブラ20、EXOR22、アダー24、ラッチ&デコーダ26は、それぞれ1つしか表示していないが、各列（セグメント）に、これらをRGBの各色ごとに備えるようにしてもよい。

【0020】

表示データRAM18からは、同時にドライブされるLCD12の複数行分のカラーデータ（R、G、Bのいずれか）が同時にスクランブラ20に出力される。スクランブラ20は、入力された階調データに対応したオン／オフ信号を、それぞれ出力する。スクランブラ20から出力されたオン／オフ信号は、EXORゲート22により、ROTレジスタ30から受け取った各々対応する行電極選択パターンとの排他的論理和がとられ、アダー24により加算される。

加算結果は、ラッチ&デコーダ26により、加算結果に対応した電圧レベルが選択され、列電極ドライバ16に出力される。そして行電極ドライバ14及び列電極ドライバ16により、LCD12が駆動される。

【0021】

このように、本実施形態では、MLA駆動方式が用いられる。これは、フレームレスポンス現象を回避するためには、単位時間の選択回数が多くなるMLA駆動方式が必須だからである。さらに、選択行数が多い程、選択回数が多くなるため、7行を同時に駆動するFLA7 (Four Level Addressing 7) 駆動方式が好ましい。7行同時駆動のMLA駆動方式では、通常列(カラム)電極電圧レベルの種類は8値となるが、FLA7駆動方式では、4値であるため、列電極電圧が変化する周波数が約 $1/2$ になるという効果をも有している。FLA7駆動方式は、特に携帯電話用LCDモジュールへの市場要求でもある多色、高画質、動画対応、低消費電力化、低価格、左右対称、3辺フリー、1チップ化等を実現する非常に有効な技術である。

【0022】

次に本発明の実施形態の第1の態様として、 4×4 直交行列のベクトルローテーションを用いた4行同時駆動方式の一例を説明する。

図2(A)に、直交関数を表す 4×4 の直交行列の例を示す。この行列Aは、正規直交行列である。すなわち、行列Aは、自分自身の転置行列 A^t との積が単位行列の整数倍(スカラー行列)となるものである。行列Aの場合、 $AA^t = 4I$ (ただし、 I は4次の単位行列である。)となる。

行列Aの第1行目を $AC_1 = (1, 1, 1, -1)$ とし、以下第2行目以降を同様に、 $AC_2 = (1, -1, -1, -1)$ 、 $AC_3 = (1, -1, 1, 1)$ 、 $AC_4 = (-1, -1, 1, -1)$ とする。

【0023】

また、図2(B)に、行列Aの行を1行シフト(ローテーション)した行列Bを示す。すなわち、行列Bは、行列Aの第2行 AC_2 を第1行 BC_1 とし、行列Aの第3行 AC_3 を第2行 BC_2 とし、行列Aの第4行 AC_4 を第3行 BC_3 とし、行列Aの第1行 AC_1 を第4行 BC_4 としたものである。

なお、直交行列において、その行を置換したりローテーションしても、行ベクトルの直交性は変わらない。

なお、それぞれ直交行列A及びBによって表される直交関数も同じ記号A、B

で表すこととする。

【0024】

また、図2（C）に、4行同時駆動方式を示す。本実施態様では、行電極を12本とし、3ブロック（ $BLK_1 \sim BLK_3$ ）を駆動するものとする。

図2（C）に示すように、1表示サイクル（1フレーム）は、4フィールドで完結する。また、それぞれの行選択期間（行選択期間1、2、3）を2分割し、分割選択期間1及び分割選択期間2とする。

【0025】

図2（C）に示すように、まず第1フィールドにおいて、行選択期間1の分割選択期間1では、直交行列Aによって表される直交関数Aの列ベクトル AR_1 を適用し、分割選択期間2では、直交関数Bの列ベクトル BR_2 を適用する。

また、行選択期間2の分割選択期間1では、直交関数Aの列ベクトル AR_3 を適用し、分割選択期間2では、直交関数Bの列ベクトル BR_4 を適用する。

また同様に、行選択期間3では、分割選択期間1、2にそれぞれ直交関数Aの列ベクトル AR_1 、直交関数Bの列ベクトル BR_2 を適用する。

【0026】

次に、第2フィールドにおいては、行選択期間1の分割選択期間1、2には、それぞれ直交関数Aの列ベクトル AR_3 、直交関数Bの列ベクトル BR_4 を適用する。同様に、行選択期間2の分割選択期間1、2には、それぞれ直交関数Aの列ベクトル AR_1 、直交関数Bの列ベクトル BR_2 を適用し、行選択期間3の分割選択期間1、2には、それぞれ直交関数Aの列ベクトル AR_3 、直交関数Bの列ベクトル BR_4 を適用する。

【0027】

また、第3フィールドにおいては、行選択期間1の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_1 、直交関数Aの列ベクトル AR_2 を適用し、同様に、行選択期間2の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_3 、直交関数Aの列ベクトル AR_4 を適用し、行選択期間3の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_1 、直交関数Aの列ベクトル AR_2 を適用する。

【0028】

また、第4フィールドにおいては、行選択期間1の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_3 、直交関数Aの列ベクトル AR_4 を適用し、行選択期間2の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_1 、直交関数Aの列ベクトル AR_2 を適用し、行選択期間3の分割選択期間1、2には、それぞれ直交関数Bの列ベクトル BR_3 、直交関数Aの列ベクトル AR_4 を適用する。

【0029】

以上のように設定することにより、最初のブロック（ BLK_1 ：行1～4）に着目すると、列ベクトルが循環（ AR_1 、 AR_2 、 AR_3 、 AR_4 （ BR_i についても同様））しており、直交関数Aおよび直交関数Bの総ての列ベクトルが一回ずつ適用されることとなる。

なお、図3に、各列ベクトルの要素を具体的に表現したものを示す。

【0030】

以下、本実施態様における 4×4 の直交関数による4行同時駆動について説明する。図4に本実施形態における行電極選択パターンとして直交関数Aを用いた場合を示し、図5に同じく本実施形態における行電極選択パターンとして直交関数Bを用いた場合を示す。図4および図5は、行電極選択パターン（A）として直交関数Aを用いるか直交関数Bを用いるかが異なるのみであるので、以下では図4についてのみ説明するが、図5についても同様である。

図4は、行電極選択パターン（直交関数A）（A）、表示パターン（B）、積和演算結果（C）、列電極電圧パターン（D）および実効電圧に相当する値（E）を示す。行選択パターン（A）（直交関数A）の1は $+V_r$ を、 -1 は $-V_r$ を意味する。表示パターン（B）は、4画素のデータで、1はオン画素、 -1 はオフ画素を表す。図4は、4行同時選択で取り得る全パターンの組み合わせを表すものであり、表示パターン（B）等は、全部で $2^4 = 16$ 通りある。

【0031】

図4（C）のMLA演算結果は、サイクルごとの列ベクトルと表示パターンを掛け算して加えたもので、「EXOR&加算」に相当する。

すなわち、行電極選択パターンを表す直交関数 (A) の各列ベクトルを構成する行選択列ベクトルと、表示パターン (B) の各行ベクトルを構成する同一列電極の表示データ (ベクトル) とを、該当する成分ごとに乗算して積和演算結果 (C) の表が得られる。

【0032】

図4 (C) に示すように、積和演算結果に現れる数値は、 ± 4 、 ± 2 、0であり、ここで、 -4 を2、 -2 を1、2を -1 、4を -2 に変換することにより列電極電圧パターン (D) の表が得られる。

また、実効電圧に相当する値 (E) は、行電極選択パターン (直交関数A) (A) の値 (-1 および 1) に応じて列電極電圧パターンをサイクルごとに加算することによって得られる。すなわち、実効電圧に相当する値は、行電極選択パターンが -1 なら、列電極電圧パターンをそのまま加え、行電極選択パターンが 1 なら、列電極電圧パターンを極性反転して加えることによって得られる。結局、行電極選択パターン (A) の各行と列電極電圧パターン (D) の各行の対応する要素の積和をとり、その符号を変えたものが実効電圧に相当する値となる。

【0033】

表示パターン (B) と実効電圧に相当する値 (E) とを比較すると、直交関数Aを用いた図4においても、直交関数Bを用いた図5の場合においても、総てのオン画素は同じ実効電圧2、総てのオフ画素は同じ実効電圧 -2 となっている。これから、いずれの場合にも電圧平均化法が成立していることがわかる。

【0034】

直交関数Aまたは直交関数Bのみを用いる場合、4行のうちの特定行 (AC₁あるいはBC₃) が明るく、または暗くなるのが輝度ムラであるいわゆる「COM筋」である。

列電極電圧パターンにおいて、2あるいは -2 となる時にバイアス集中が発生し、動作周波数が低い場合には、周期的な輝度変化となる。従って、従来のような駆動方法では、表示画面の広い範囲が同一表示の場合にこの輝度変化が顕著になり輝度ユレのように見えてしまう。

【0035】

これに対し、本実施形態においては、図4の直交関数Aによる列電極電圧パターンと、図5に示す、直交関数Aを1行ローテーションした直交関数Bの列電極電圧パターンを比較するとあきらかなように、同じ表示データでも列電極電圧パターンが変化している。従って本実施形態では、この2種類の直交関数A、Bを1表示サイクル内でそれぞれ一巡させるため輝度ムラと輝度ユレは1表示サイクル内で時間的に平均化（相殺）されてしまうため、結果的にバイアス集中およびCOM筋が解消される。

【0036】

以上説明したように、本実施形態は、行選択期間を2分割し、直交関数Aおよび直交関数B（直交関数Aを1行シフトしたもの）を一巡させ表示サイクルを完了するようにしたため、これにより行ベクトルローテーション、かつ列ベクトルローテーションが同時に実施されたことになり、表示ムラ、表示ユレの解消された高品質な画像表示が可能となる。

【0037】

次に本発明の実施形態の第2の態様として、7行8列の直交関数のベクトルローテーションを用いた7行同時駆動方式（FLA7駆動方式）の一例について説明する。

図6（A）～（D）に、本態様における直交関数を表す7×8の直交行列の例を示す。直交関数および直交行列はいずれも同じ符号A～Dで表すことにする。行列A～Dは、自分自身の転置行列との積が単位行列の整数倍となる、いわゆる正規直交行列である。また、各行列B～Dは、それぞれ行列Aの行ベクトルをローテーションしたものである。具体的には、行列Bは行列Aを1行ローテーションしたものであり、行列Cは行列Aを2行ローテーションしたものであり、行列Dは行列Aを3行ローテーションしたものである。

【0038】

7行同時駆動の場合も、その考え方は基本的には前記第1の態様の4行同時駆動の場合と同様である。ここでは、直交関数Aの行ベクトルローテーションにより作成した合計4種類の直交関数A、B、C、Dを適用し、行選択期間は4分割した場合を例にとって説明する。1表示サイクル（1フレーム）は、8フィールド

ドで完結する。

【0039】

図7、8に本態様における7行同時駆動方式の概要を示す。図7に、1表示サイクルの第1フィールドから第4フィールドまでを示し、図8に、同じ表示サイクルの第5フィールドから第8フィールドまでを示す。

図7に示すように、第1フィールドでは、行選択期間1を分割した分割選択期間1、2、3、4に対し、それぞれ直交関数Aの第1列ベクトル AR_1 、直交関数Bの第2列ベクトル BR_2 、直交関数Cの第3列ベクトル CR_3 、直交関数Dの第4列ベクトル DR_4 を適用する。

【0040】

以下同様にして、図7および図8に示すように、第2フィールドから第8フィールドまでの各分割選択期間1～4に対して、各直交関数の列ベクトル $AR_1 \sim AR_8$ 、 $BR_1 \sim BR_8$ 、 $CR_1 \sim CR_8$ 、 $DR_1 \sim DR_8$ のいずれかの列ベクトルを対応させ、直交関数の列ベクトルを一巡させる。

【0041】

図9～図12に、7行同時駆動の具体的な駆動例を示す。図9は、図6の直交関数Aを適用した場合であり、図10は、直交関数Bを適用した場合であり、図11は、直交関数Cを適用した場合であり、図12は、直交関数Dを適用した場合である。

各図9～12において、列電極電圧パターン(D)は、MLA演算結果の8値(± 1 、 ± 3 、 ± 5 、 ± 7)を、 -7 及び -5 を3、 -3 及び -1 を1、1及び3を -1 、5及び7を -3 に変換して4値化(± 1 、 ± 3)したものである。

【0042】

詳しい説明は、前述した4行同時駆動の場合と同様であるため、省略する。

この場合にも、各図9～12の実効値に相当する値(E)と表示パターン(B)とを比較すると、総てのオン画素は同じ実効値4、総てのオフ画素は同じ実効値 -4 となっており、やはり、いずれの場合にも電圧平均化法が成立していることがわかる。さらに、列電極電圧パターンが変化している。

この4種を1表示サイクルで一巡させることにより、COM筋を改善する。

【0043】

表示データが「全て1」及び「全て0（図中では、“-1”と表記）」の列電極電圧パターンに着目すると、直交関数A、B、C、Dのいずれにおいても、6番目の列ベクトルの時に3及び-3になり、このままではバイアス集中が発生する。

しかし、上に説明したように、本発明においては、1つの行選択期間に複数の異なる列ベクトルを適用するため、バイアス集中が時間的に平均化され、低い動作周波数においても輝度ユレが目立たない。

【0044】

以上、MLA駆動方式の一例として、4行同時駆動方式および7行同時駆動方式について説明したが、本発明の方式は、上記2つの方式に限定されるものではなく、MLA駆動方式全般について適用することが可能である。

また、列ベクトル（AR、BR、CR、DR）の与え方についても、上で説明したものに限定されるわけではなく、任意に与えるようにして構わない。表示画像を観察して、最も適当と思われる与え方をすればよい。

また、行選択期間の分割数についても任意であり、これもまた適当なものを選べばよい。さらに、直交関数については、直交関数Aを基にした行ローテーションにより、数種の直交関数を作成することが可能である。この直交関数の作成方法も、どの型の直交関数を適用するか任意でよい。

【0045】

以上説明したように、本実施形態によれば、MLA駆動方式に特有なバイアス集中及びCOM筋を解消し、表示画像の品質を著しく向上させることができる。

また、静止画ないし低速動画の表示において、動作周波数を低くしても表示品質の劣化は少ないので、低消費電力化を図ることができる。

また、1つの直交関数の列ベクトルを分割選択期間ごとにスキャンして選択し、その列ベクトルを分割選択期間に応じてビットローテーションするだけなので実現回路が極めて小さい。

【0046】

また、行選択期間の分割数を列ベクトルの数より少なくすることによって、列

電極の駆動周波数が低くなり、表示品質を向上させることができる。

さらに、選択等価直交関数の数を行選択期間の分割数と同数以下にすることによって表示サイクルを短くし、動作周波数を低くして低消費電力化を図ることができる。

【0047】

以上、本発明の単純マトリクス液晶のマルチラインアドレッシング駆動方法及び装置について、詳細に説明したが、本発明は、以上の実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において、各種の改良や変更を行ってもよいのはもちろんである。

【0048】

【発明の効果】

以上、説明した通り、本発明によれば、MLA駆動方式に特有なバイアス集中および横方向の輝度ムラであるCOM筋を解消し、表示品質を向上させることが可能となるとともに、低消費電力化および回路の小規模化を図ることが可能となる。

【図面の簡単な説明】

【図1】 本発明に係る単純マトリクス液晶のマルチラインアドレッシング駆動方法を実行するための液晶駆動装置の一実施形態の回路構成を示すブロック図である。

【図2】 (A)、(B)は、本発明の実施形態の第1の態様における、4×4の直交関数の例を、(C)は4行同時駆動方式の表示サイクルの例を示す説明図である。

【図3】 図2(C)をより具体的に示す説明図である。

【図4】 行電極選択パターンとして直交関数Aを用いた4行同時駆動の場合の行電極選択パターン(A)、表示パターン(B)、MLA演算結果(C)、列電極電圧パターン(D)、実効値に相当する値(E)を示す説明図である。

【図5】 行電極選択パターンとして直交関数Bを用いた4行同時駆動の場合の行電極選択パターン(A)、表示パターン(B)、MLA演算結果(C)、列電極電圧パターン(D)、実効値に相当する値(E)を示す説明図である。

【図 6】 (A) ~ (D) は、本発明の実施形態の第 2 の態様で用いる 7×8 の直交関数の列を示す説明図である。

【図 7】 本発明の実施形態の第 2 の態様における 7 行同時駆動方式の表示サイクル例の前半部分を示す説明図である。

【図 8】 同じく、本発明の実施形態の第 2 の態様における 7 行同時駆動方式の表示サイクル例の後半部分を示す説明図である。

【図 9】 行電極選択パターンとして直交関数 A を用いた 7 行同時駆動の場合の行電極選択パターン (A)、表示パターン (B)、MLA 演算結果 (C)、列電極電圧パターン (D)、実効値に相当する値 (E) を示す説明図である。

【図 10】 行電極選択パターンとして直交関数 B を用いた 7 行同時駆動の場合の図 9 と同様の説明図である。

【図 11】 行電極選択パターンとして直交関数 C を用いた 7 行同時駆動の場合の図 9 と同様の説明図である。

【図 12】 行電極選択パターンとして直交関数 D を用いた 7 行同時駆動の場合の図 9 と同様の説明図である。

【図 13】 従来の横ずらし方式に基づく複数ライン同時駆動を示すグラフである。

【図 14】 従来の縦ずらし方式に基づく複数ライン同時駆動を示すグラフである。

【符号の説明】

- 10 液晶駆動装置 (LCD ドライバ)
- 12 LCD パネル
- 14 行電極ドライバ
- 16 列電極ドライバ
- 18 表示データ RAM
- 20 スクランプラ
- 22 EXOR ゲート
- 24 アダー
- 26 ラッチ & デコーダ

2 8 直交関数 R O M

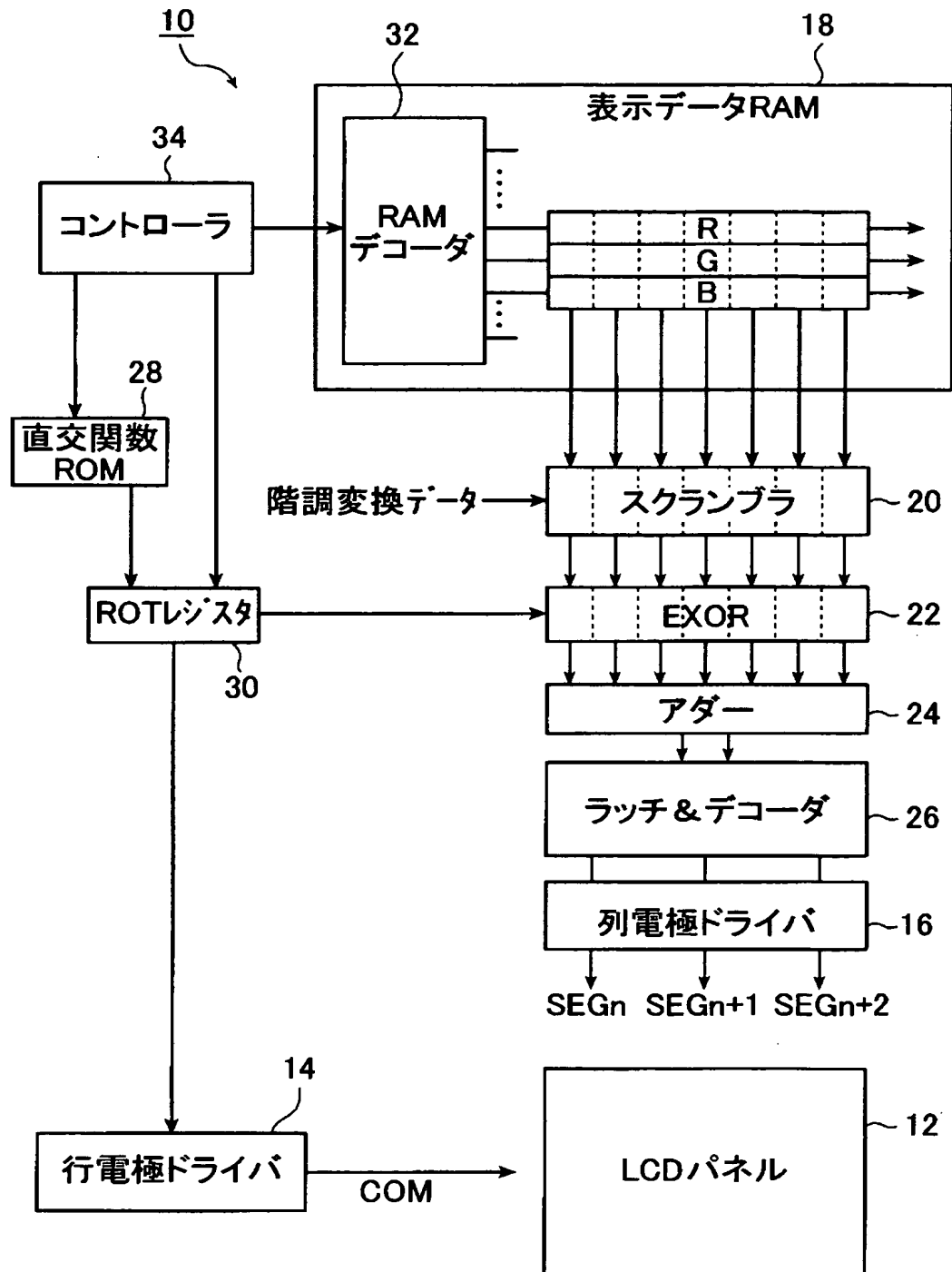
3 0 R O T レジスタ

3 2 R A M デコーダ

3 4 コントローラ

【書類名】 図面

【図 1】



【図 2】

表示サイクル															
第1フィールド				第2フィールド				第3フィールド				第4フィールド			
行選択期間1	行選択期間2	行選択期間3	分割選択期間1	行選択期間1	行選択期間2	行選択期間3	分割選択期間1	行選択期間1	行選択期間2	行選択期間3	分割選択期間1	行選択期間1	行選択期間2	行選択期間3	分割選択期間1
AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4	AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4
BC1	BC2	BC3	BC4	BR1	BR2	BR3	BR4	AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4
BLK1	BLK2	BLK3	BLK4	BR1	BR2	BR3	BR4	AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4
BLK5	BLK6	BLK7	BLK8	BR1	BR2	BR3	BR4	AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4
BLK9	BLK10	BLK11	BLK12	BR1	BR2	BR3	BR4	AR1	AR2	AR3	AR4	BR1	BR2	BR3	BR4

(C)

直交関数A				
AC1	AC2	AC3	AC4	
1	1	1	1	-1
1	-1	-1	-1	-1
1	-1	1	1	1
-1	-1	1	1	-1

(A)

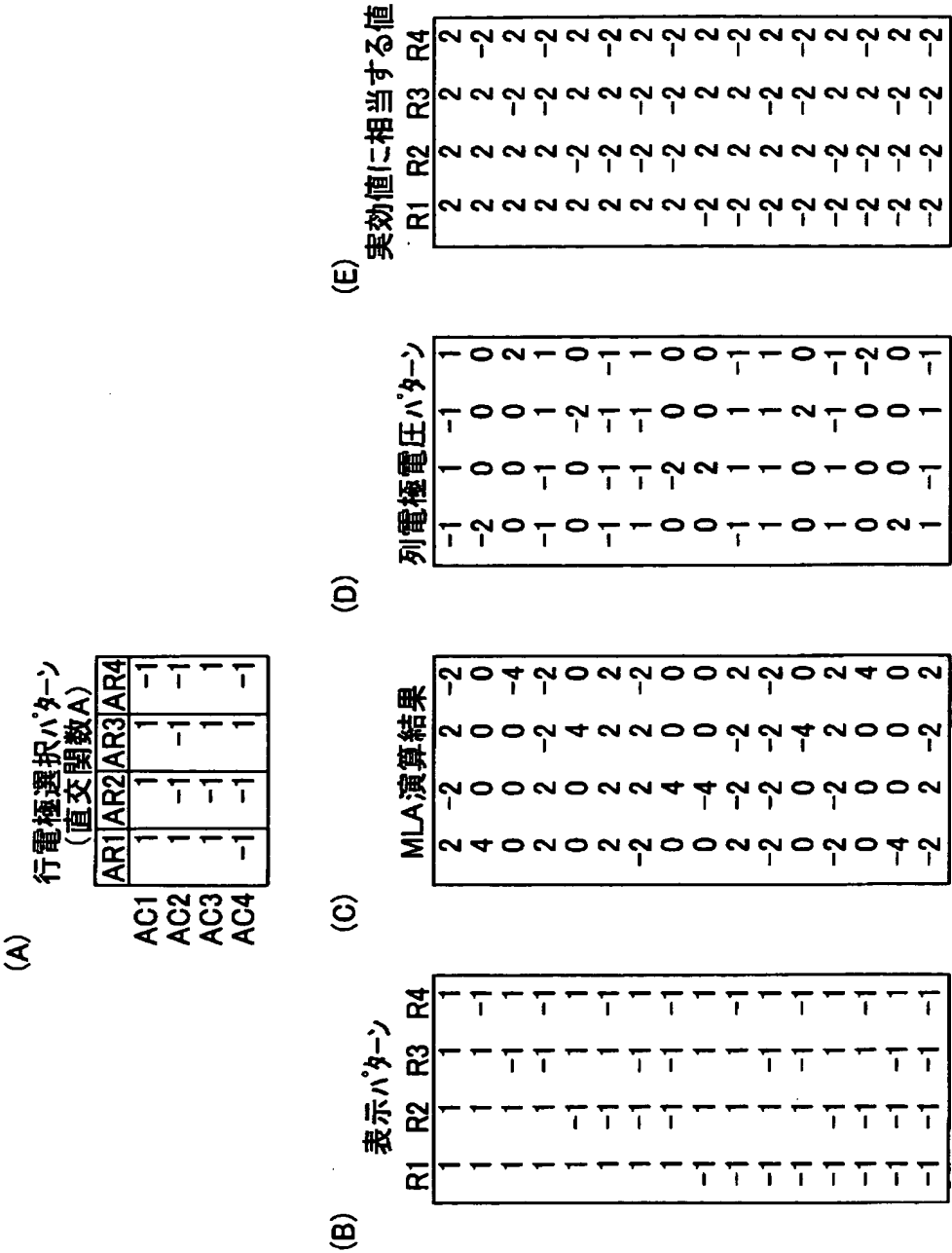
直交関数B				
BC1	BC2	BC3	BC4	
1	1	-1	-1	-1
1	-1	1	1	1
-1	-1	1	1	-1
1	1	1	1	-1

(B)

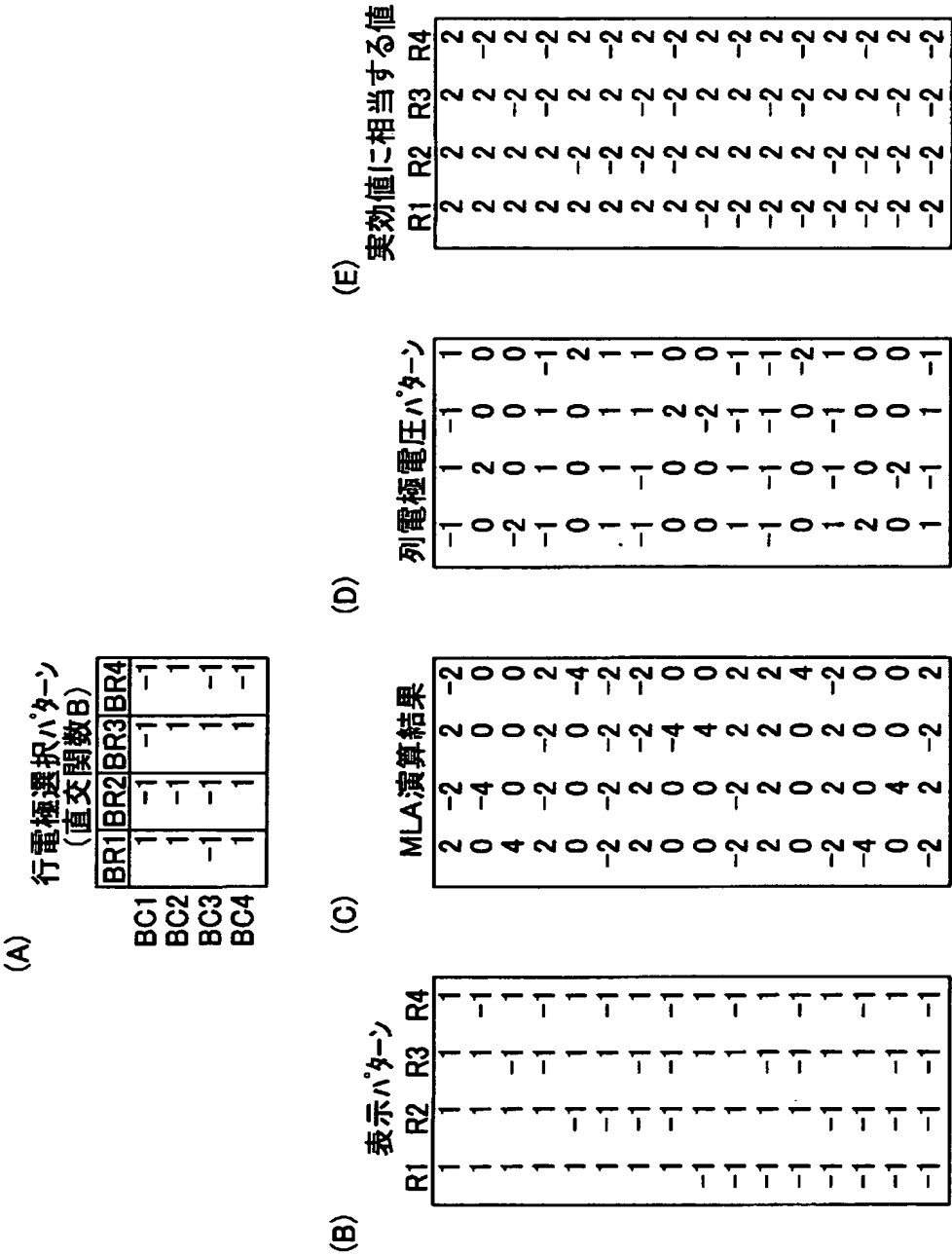
【図 3】

表示サイクル												
第1フィールド				第2フィールド				第3フィールド				第4フィールド
行選択期間1	行選択期間2	行選択期間3		行選択期間1	行選択期間2	行選択期間3		行選択期間1	行選択期間2	行選択期間3		行選択期間1
分割選択期間1	分割選択期間2	分割選択期間3		分割選択期間1	分割選択期間2	分割選択期間3		分割選択期間1	分割選択期間2	分割選択期間3		分割選択期間1
B 行1	1-1	0	0	0	1-1	0	0	0	1	1	0	0
L 行2	1-1	0	0	0	0	1	0	0	1	1	0	0
K 行3	1-1	0	0	0	1-1	0	0	0	0	1	1	0
1 行4	-1	1	0	0	1-1	0	0	0	1	1	0	0
B 行5	0	0	1-1	0	0	1-1	0	0	0	0	1	0
L 行6	0	0	-1	1	0	0	1-1	0	0	0	1	0
K 行7	0	0	1-1	0	0	0	1-1	0	0	0	0	1
2 行8	0	0	1-1	0	0	0	1-1	0	0	0	0	1
B 行9	0	0	0	1-1	0	0	0	1	0	0	0	1
L 行10	0	0	0	1-1	0	0	0	1	0	0	0	1
K 行11	0	0	0	1-1	0	0	0	1	0	0	0	1
3 行12	0	0	0	0	1	0	0	0	1	1	0	1

【図 4】



【図 5】



【図 6】

(B) 直交関数 B

BR1	BR2	BR3	BR4	BR5	BR6	BR7	BR8
-1	1	1	1	-1	-1	-1	-1
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	-1	1	-1	-1	-1	1	-1
1	-1	-1	1	-1	-1	-1	1
1	1	-1	-1	1	-1	-1	-1

(D) 直交関数 D

DR1	DR2	DR3	DR4	DR5	DR6	DR7	DR8
1	-1	-1	1	-1	-1	-1	1
1	1	-1	-1	1	-1	-1	-1
-1	1	1	1	-1	-1	-1	-1
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	-1	1	-1	-1	-1	1	-1

(A) 直交関数 A

AR1	AR2	AR3	AR4	AR5	AR6	AR7	AR8
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	-1	1	-1	-1	-1	1	-1
1	-1	-1	1	-1	-1	-1	1
1	1	-1	-1	1	-1	-1	-1
-1	1	1	1	-1	-1	-1	-1

(C) 直交関数 C

CR1	CR2	CR3	CR4	CR5	CR6	CR7	CR8
1	1	-1	-1	1	-1	-1	-1
-1	1	1	1	-1	-1	-1	-1
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	-1	1	-1	-1	-1	1	-1
1	-1	-1	1	-1	-1	-1	1

【図 7】

表示サイクル																			
第1フィールド				第2フィールド				第3フィールド				第4フィールド							
行選択期間1		行選択期間2		行選択期間1		行選択期間2		行選択期間1		行選択期間2		行選択期間1		行選択期間2					
分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2	分割選択期間1	分割選択期間2				
行1		0	0		0		0		0		0		0		0				
行2		0	0		0		0		0		0		0		0				
行3		0	0		0		0		0		0		0		0				
行4		0	0		0		0		0		0		0		0				
行5		0	0		0		0		0		0		0		0				
行6		0	0		0		0		0		0		0		0				
行7		0	0		0		0		0		0		0		0				
行8	0	0		0	0	0		0	0	0		0	0	0					
行9	0	0		0	0	0		0	0	0		0	0	0					
行10	0	0		0	0	0		0	0	0		0	0	0					
行11	0	0		0	0	0		0	0	0		0	0	0					
行12	0	0		0	0	0		0	0	0		0	0	0					
行13	0	0		0	0	0		0	0	0		0	0	0					
行14	0	0		0	0	0		0	0	0		0	0	0					

【図 8】

[illegible]

(A) 行電極選択パターン
(直交関数A)

AR1	AR2	AR3	AR4	AR5	AR6	AR7	AR8
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	-1	1	-1	-1	-1	1	-1
1	-1	-1	1	-1	-1	-1	1
1	1	-1	-1	-1	-1	-1	-1
-1	1	1	1	-1	-1	-1	-1

(C)

MLA演算結果

[illegible]

(D) 列電極電圧パターン

1	1	1	1	1	3	1	1
-1	1	1	3	1	1	1	-1
1	1	-1	1	3	1	1	-1
1	3	1	1	1	1	-1	-1
1	-1	-1	3	1	1	1	1
1	1	1	3	-1	1	-1	1
3	1	-1	1	1	1	-1	1
1	1	-1	3	1	-1	-1	-1
1	-1	1	1	1	1	3	-1
1	1	3	1	-1	1	1	-1
3	1	1	-1	1	1	1	-1
1	1	1	1	1	-1	1	-3
3	-1	1	1	-1	1	1	1
1	-1	1	3	-1	-1	1	-1
3	-1	-1	1	1	-1	1	-1
3	1	1	1	-1	-1	-1	-1
-1	1	-1	1	1	1	3	1
-1	3	1	1	-1	1	1	1
1	3	-1	-1	1	1	1	1
-1	3	-1	1	1	-1	1	-1
1	1	-1	1	-1	1	1	3
⋮							
-1	-1	1	-1	1	-1	-1	-3
1	-3	1	-1	-1	1	-1	1
-1	-3	1	1	-1	-1	-1	-1
1	-3	-1	1	1	-1	-1	-1
1	-1	1	-1	-1	-1	-3	-1
-3	-1	-1	-1	1	1	1	1
-3	1	1	-1	-1	1	-1	1
-1	1	-1	-3	1	1	-1	1
-3	1	-1	-1	1	-1	-1	-1
-1	-1	-1	-1	1	1	-1	3
-3	-1	-1	1	-1	-1	-1	1
-1	-1	-3	-1	1	-1	-1	1
-1	1	-1	-1	-1	-1	-3	1
-1	-1	1	-3	-1	1	1	1
-3	-1	1	-1	-1	1	1	-1
-1	-1	-1	-3	1	-1	1	-1
-1	1	1	-3	-1	-1	-1	-1
-1	-3	-1	-1	-1	-1	1	1
-1	-1	1	-1	-3	-1	1	1
1	-1	-1	-3	-1	-1	-1	1
-1	-1	-1	-1	-1	-3	-1	-1

(E) 実効値に
相当する値
R1 R2 R3 R4 R5 R6 R7

[illegible]

【図 10】

(A) 行電極選択パターン
(直交関数B)

BR1	BR2	BR3	BR4	BR5	BR6	BR7	BR8
-1	1	1	1	-1	-1	-1	-1
-1	-1	-1	-1	-1	1	-1	-1
-1	-1	1	1	1	-1	-1	1
-1	1	-1	-1	-1	-1	1	1
1	1	1	-1	-1	-1	-1	-1
1	-1	-1	1	-1	-1	-1	1
1	1	-1	-1	1	-1	-1	-1

(B) 表示パターン

[illegible]

(C)

MLA演算結果

-1	-1	-1	-3	-3	-5	-3	-1
-3	-3	1	-1	-5	-3	-1	1
-3	1	1	-5	-1	-3	-1	-3
-5	-1	3	-3	-3	-1	1	-1
-3	1	-3	-1	-1	-3	-5	1
-5	-1	-1	1	-3	-1	-3	3
-5	3	-1	-3	1	-1	-3	-1
-7	1	1	-1	-1	1	-1	1
1	-3	1	-1	-1	-3	-5	-3
-1	-5	3	1	-3	-1	-3	-1
-1	-1	3	-3	1	-1	-3	-5
-3	-3	5	-1	-1	1	-1	-3
-1	-1	-1	1	1	-1	-7	-1
-3	-3	1	3	-1	1	-5	1
-3	1	1	-1	3	1	-5	-3
-5	-1	3	1	1	3	-3	-1
1	1	-3	-1	-5	-3	-1	-3
-1	-1	-1	1	-7	-1	1	-1
-1	3	-1	-3	-3	-1	1	-5
-3	1	1	-1	-5	1	3	-3
-1	3	-5	1	-3	-1	-3	-1
⋮							
1	-3	5	-1	3	1	3	1
3	-1	-1	1	5	-1	-3	3
1	-3	1	3	3	1	-1	5
1	1	1	-1	7	1	-1	1
-1	-1	3	1	5	3	1	3
5	1	-3	-1	-1	-3	3	1
3	-1	-1	1	-3	-1	5	3
3	3	-1	-3	1	-1	5	-1
1	1	1	-1	-1	1	7	1
3	3	-5	1	1	-1	1	3
1	1	-3	3	-1	1	3	5
1	5	-3	-1	3	1	3	1
-1	3	-1	1	1	3	5	3
7	-1	-1	1	1	-1	1	1
5	-3	1	3	-1	1	3	1
5	1	1	-1	3	1	3	-3
3	-1	3	1	1	3	5	-1
5	1	-3	3	3	1	-1	1
3	-1	-1	5	1	3	1	3
3	3	-1	1	5	3	1	-1
1	1	1	3	3	5	3	1

(D) 列電極電圧パターン

$$\begin{pmatrix} 1 & 1 & 1 & 1 & 1 & 3 & 1 & 1 \\ 1 & 1 & -1 & 1 & 3 & 1 & 1 & -1 \\ 1 & -1 & -1 & 3 & 1 & 1 & 1 & 1 \\ 3 & 1 & -1 & 1 & 1 & 1 & -1 & 1 \\ 1 & -1 & 1 & 1 & 1 & 1 & 3 & -1 \\ 3 & 1 & 1 & -1 & 1 & 1 & 1 & -1 \\ 3 & -1 & 1 & 1 & -1 & 1 & 1 & 1 \\ 3 & -1 & -1 & 1 & 1 & -1 & 1 & -1 \\ -1 & 1 & -1 & 1 & 1 & 1 & 3 & 1 \\ 1 & 3 & -1 & -1 & 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & 1 & -1 & 1 & 1 & 3 \\ 1 & 1 & -3 & 1 & 1 & -1 & 1 & 1 \\ 1 & 1 & 1 & -1 & -1 & 1 & 3 & 1 \\ 1 & 1 & -1 & -1 & 1 & -1 & 3 & -1 \\ 1 & -1 & -1 & 1 & -1 & -1 & 3 & 1 \\ 3 & 1 & -1 & -1 & -1 & -1 & 1 & 1 \\ -1 & -1 & 1 & 1 & 3 & 1 & 1 & 1 \\ 1 & 1 & 1 & -1 & 3 & 1 & -1 & 1 \\ 1 & -1 & 1 & 1 & 1 & 1 & -1 & 3 \\ 1 & -1 & -1 & 1 & 3 & -1 & -1 & 1 \\ 1 & -1 & 3 & -1 & 1 & 1 & 1 & 1 \end{pmatrix}$$

(E) 実効値に
相当する値
R1 R2 R3 R4 R5 R6 R7

[illegible]

(A) 行電極選択パターン
(直交関数D)

DR1	DR2	DR3	DR4	DR5	DR6	DR7	DR8
1	-1	-1	1	-1	1	-1	1
1	1	-1	-1	1	-1	-1	-1
-1	1	1	1	1	-1	-1	-1
-1	-1	-1	-1	-1	1	-1	-1
-1	1	1	-1	1	-1	1	1
-1	1	-1	-1	1	-1	1	1
1	-1	1	-1	1	-1	1	-1

(C)

MLA演算結果

[illegible]

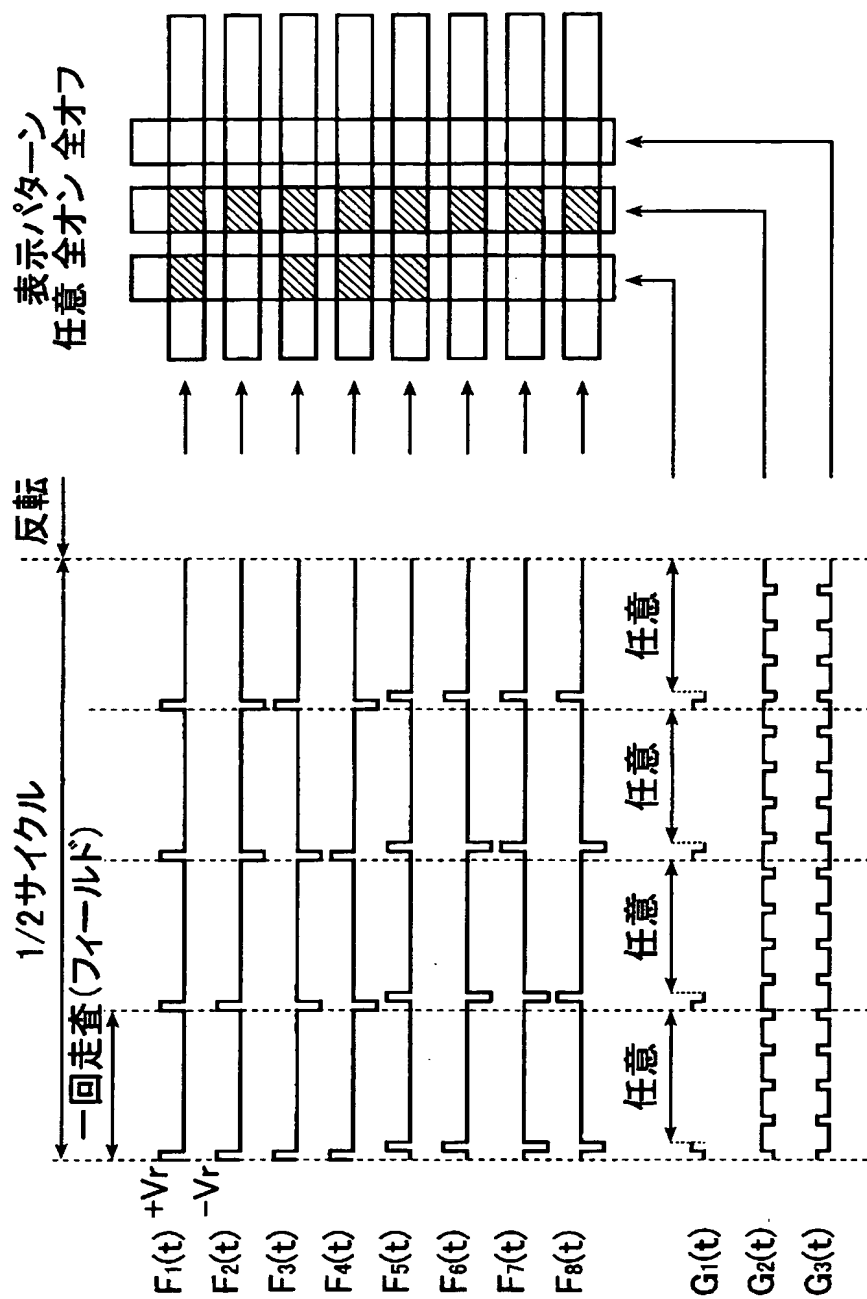
(D) 列電極電圧パターン

1	1	1	1	1	3	1	1
-1	-1	1	1	1	1	3	-1
-1	1	-1	1	1	1	3	1
1	1	1	-1	-1	1	3	1
-1	-1	1	1	3	1	1	1
1	-1	3	-1	1	1	1	1
1	1	1	-1	1	1	1	3
-1	1	1	-1	1	-1	3	1
-1	-1	1	1	1	3	1	-1
1	-1	1	1	-1	3	1	-1
-1	1	-1	-1	-1	3	1	1
1	-1	-1	-1	-1	1	3	-1
-1	1	1	-1	1	3	1	1
-1	-3	1	-1	1	1	1	1
-3	-1	-1	1	1	1	1	1
-1	-1	1	-3	-1	1	1	1
1	1	1	3	1	1	1	-1
1	1	3	1	-1	1	1	-1
-1	3	1	1	-1	1	1	1
-1	1	1	1	-1	-1	3	-1
-1	1	3	1	1	1	-1	1
:	:	:	:	:	:	:	:
1	-1	-3	1	-1	-1	1	-1
1	-1	-1	-1	1	1	-3	1
1	-3	-1	-1	1	-1	-1	-1
-1	-1	-3	-1	1	-1	-1	1
1	-1	-1	-3	-1	-1	-1	1
1	1	-1	3	1	1	-1	-1
3	1	1	1	-1	-1	1	-1
1	3	-1	1	-1	-1	-1	1
1	1	1	1	-1	-3	1	-1
1	1	1	1	1	-1	-3	1
1	-1	1	1	1	-3	-1	1
-1	1	-1	1	1	-3	-1	1
1	1	1	-1	1	-3	-1	1
1	1	-1	1	-1	1	-3	-1
1	1	-1	1	-1	-1	1	-3
-1	1	3	1	-1	-1	-1	1
1	1	-1	1	-3	-1	-1	-1
-1	-1	-1	1	1	-1	-3	-1
1	-1	1	1	-1	-1	-3	-1
-1	-1	-1	-1	-1	-1	-3	1
-1	-1	-1	-1	-1	-3	-1	1

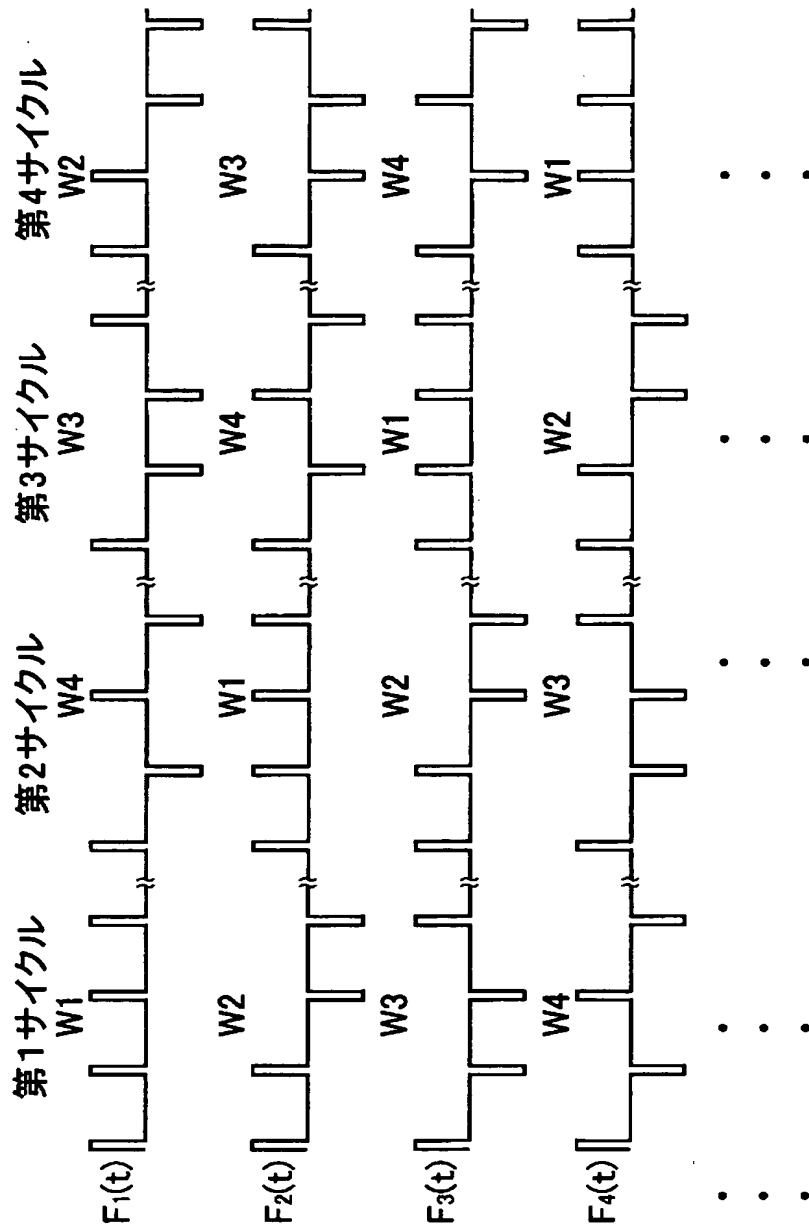
(E) 実効値に
相当する値
P1 P2 P3 P4 P5 P6 P7

[illegible]

【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】MLA駆動方式に特有なCOM筋及びバイアス集中を解消し、表示品質を向上させる。

【解決手段】直交関数を用いて単純マトリクス液晶の1ブロックをなす複数行を同時に駆動する単純マトリクス液晶のマルチラインアドレッシング駆動方法において、同時選択される行電極の1つの行電極の選択期間を複数に分割した分割選択期間のそれぞれに、前記同時選択される行電極の選択パターンに用いられる1つの直交関数の行ベクトルをローテーションして得られる複数の選択等価直交関数の循環した列ベクトルを割り当て、前記1つのブロックについては、前記選択等価直交関数の総ての列ベクトルを時系列で一巡させる。

【選択図】図2

特願 2 0 0 3 - 0 9 0 0 4 3

出 願 人 履 歴 情 報

識別番号 [5 0 1 2 8 5 1 3 3]

1. 変更年月日 2 0 0 1 年 7 月 1 7 日

[変更理由] 新規登録

住 所 千葉県千葉市美浜区中瀬一丁目 3 番地

氏 名 川崎マイクロエレクトロニクス株式会社